

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-347622

(P2000-347622A)

(43) 公開日 平成12年12月15日 (2000.12.15)

(51) Int.Cl.⁷

G 0 9 G 3/30

3/20

// H 0 5 B 33/14

識別記号

6 2 1

6 2 4

F I

G 0 9 G 3/30

3/20

H 0 5 B 33/14

ターミナル (参考)

K 3 K 0 0 7

6 2 1 F 5 C 0 8 0

6 2 4 E

A

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号

特願平11-160162

(22) 出願日

平成11年6月7日 (1999.6.7)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 塩谷 雅治

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

Fターム (参考) 3K007 AB00 BA06 BB07 DA00 DB03

EB00 FA01 GA04

5C080 AA06 BB05 DD08 EE19 EE28

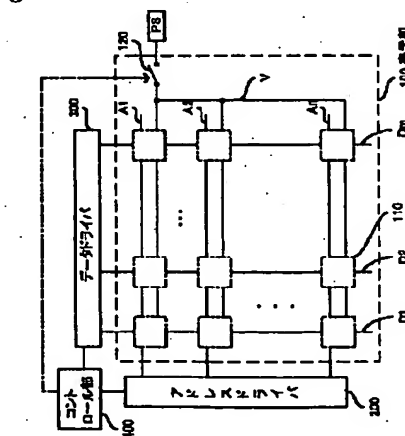
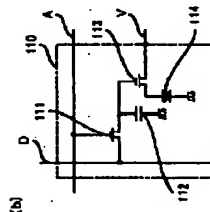
FF12 JJ02 JJ03 JJ04 JJ05

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】 画素の発光時間を短くする。

【解決手段】 画素110は、マトリックス状に複数配置されている。各画素110の有機EL114は、電流が流れることによって発光する。アドレスドライバ200は、アドレスラインAを介して第1トランジスタ111にゲート電圧を印加する。データドライバ300は、アドレスドライバ200がゲート電圧を印加している間にデータラインD及び第1トランジスタ111を介してキャパシタ112に電圧を供給して書き込みする。キャパシタ112は、第2トランジスタ113にゲート電圧を印加し、有機EL114への電流供給を可能にする。コントロール部400は、キャパシタ112がゲート電圧を印加している間に、第2トランジスタ113と電源PSとの間に設置されたスイッチ120をオンして有機EL114を短い間だけ発光させる。



【特許請求の範囲】

【請求項 1】電流が流れることによって発光する発光手段と、書き込み時に供給された制御信号の入力により前記発光手段への電流供給が可能となる第 1 制御手段と、から構成された複数の画素を備える表示素子と、電流供給源と前記第 1 制御手段との間に設置され、各書き込み時の前記制御信号の入力により前記複数の画素の選択される前記発光手段を発光させる発光時間を、所定の前記第 1 制御手段に前記電流供給源からの電流を供給することにより制御する第 2 制御手段と、を備え、前記第 2 制御手段は、所定の画素において、前記書き込み時から次の書き込み時までの期間に対し、前記発光時間を $1/3$ 以下となるように供給される電流を制御することを特徴とする表示装置。

【請求項 2】前記複数の画素は、供給された制御信号を保持するとともに前記第 1 制御手段に供給する信号保持手段と、前記信号保持手段に前記制御信号を供給する信号供給手段をさらに備え、ことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】前記第 2 制御手段は、前記複数の画素の全ての前記第 1 制御手段に、前記電流供給源からの電流を実質的に同時に供給する、ことを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 4】前記表示素子は、それぞれ少なくとも 1 つの画素を有する第 1 画素群と、第 2 画素群と、を備え、前記第 1 画素群の前記第 1 制御手段に前記制御信号が供給された後、前記第 2 画素群の前記第 1 制御手段に前記制御信号が供給され、前記第 2 制御手段は、前記第 1 画素群の前記第 1 制御手段に前記電流供給源からの所定の電流を供給開始後、前記第 2 画素群の前記第 1 制御手段に前記電流供給源からの所定の電流を供給する、ことを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 5】前記発光手段は、有機エレクトロルミネセンス素子である、ことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の表示装置。

【請求項 6】表示装置の駆動方法であって、前記表示装置は、電流が流れることによって発光する発光手段と、制御信号の入力により前記発光手段への電流供給が可能となる第 1 制御手段と、から構成された複数の画素を備える表示素子と、電流を供給する電流供給源と、前記電流供給源と前記第 1 制御手段との間に設置され、所定の前記第 1 制御手段に前記電流供給源からの電流を供給する第 2 制御手段と、を備え、

前記駆動方法は、

各書き込み時に、前記複数の画素のそれぞれの前記第 1 制御手段に前記制御信号を供給する書き込み工程と、発光時間に、前記書き込み時に前記制御信号の入力により選択される画素の前記発光手段を発光させるために、前記第 2 制御手段が前記選択される画素の前記第 1 制御手段に前記電流供給源からの電流を供給する発光工程と、からなり、

10 前記第 2 制御手段は、所定の画素において、前記書き込み時から次の書き込み時までの期間に対し、前記発光時間を $1/3$ 以下となるように供給される電流を制御することを特徴とする表示装置の駆動方法。

【請求項 7】前記電流供給源は所定の期間毎に供給する電流量を変位する、

ことを特徴とする請求項 6 に記載の表示装置の駆動方法。

【請求項 8】前記第 2 制御手段は、所定の期間毎に、前記電流供給源からの電流を供給する前記発光時間を変位させる、ことを特徴とする請求項 6 に記載の表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置及びその駆動方法に関し、特に、高い動画表示能力を有する表示装置及びその駆動方法に関する。

【0002】

30 【従来の技術】表示装置には、例えば図 10 に示すように、有機 EL (エレクトロルミネッセンス) を使用したものがある。図 10 (a) に示すように、表示装置は、表示部 500 と、アドレスドライバ 600 と、データドライバ 700 と、コントロール部 800 と、から構成されている。

【0003】表示部 500 は、図 10 (a) に示すように、 n 本のアドレスライン A ($A1 \sim An$) と、 m 本のデータライン D ($D1 \sim Dm$) と、画素 510 と、から構成されている。アドレスライン A 及びデータライン D は、それぞれ所定間隔で平行に形成されている。そして、アドレスライン A とデータライン D とは、所定間隔を隔てて互いに直角となるように形成されている。また、アドレスライン A の一端は、アドレスドライバ 600 に接続されて電圧を印加され、データライン D の一端は、データドライバ 700 に接続されて電圧を印加される。アドレスドライバ 600 は、アドレスライン $A1 \sim An$ に接続され、アドレスライン $A1 \sim An$ に 1 本ずつ順に電圧を印加する。

50 【0004】データドライバ 700 は、データライン $D1 \sim Dm$ に接続され、画素 510 を発光させるための電

圧を、データラインD1～Dmに印加する。コントロール部800は、アドレスドライバ600及びデータドライバ700に接続され、予め提供されたデータや通信回線等を介して提供されたデータに従って、アドレスドライバ600及びデータドライバ700の動作を制御する。

【0005】画素510は、アドレスラインAとデータラインDとの各交点に対応する部分に形成されている。画素510は、図10(b)に示すように、第1トランジスタ521と、キャパシタ522と、第2トランジスタ523と、有機EL524と、から構成されている。

【0006】第1トランジスタ521は、そのゲートがアドレスラインAに接続されている。また、第1トランジスタ521のソース・ドレインの一方は、データラインDに接続され、他方は第2トランジスタ523のゲートに接続されると同時に、キャパシタ522を介して接地されている。これにより、第1トランジスタ521は、アドレスラインAにオン電圧を印加されている間にデータラインDに印加された電圧を、キャパシタ522及び第2トランジスタ523のゲートに供給する。

【0007】キャパシタ522は、その一端が接地され、他端は第1トランジスタ521を介してデータラインDに接続され、同時に第2トランジスタ523のゲートに接続されている。このため、キャパシタ522には、アドレスラインAに電圧を印加されている間に、データラインDからの信号電圧が充電される。また、アドレスラインAへの電圧印加が停止した後も、キャパシタ522は、所定の期間、第2トランジスタ523にゲート電圧を印加する。

【0008】第2トランジスタ523は、そのソース・ドレインの一方が、電源(Vdd)に接続され、他方が有機EL524を介して接地されている。これにより、第2トランジスタ523のゲートに電圧が印加されると、電源(Vdd)から有機EL524に電流が供給される。有機EL524は、例えば、アノード(第2トランジスタ523)側に形成された正孔輸送層と、カソード(グラウンド)側に形成された電子輸送性発光層と、から構成され、流れる電流の大きさに応じて発光する。

【0009】次に、以上のような構成である表示装置の動作について説明する。なお、以下に示すアドレスドライバ600及びデータドライバ700の動作は、コントロール部800によって制御されている。始めに、アドレスドライバ600が、1本のアドレスラインA、例えばアドレスラインA1に、所定の電圧を所定時間印加する。これによって、アドレスラインA1に接続された第1トランジスタ521のゲートに電圧が印加される。

【0010】データドライバ700は、アドレスラインA1に電圧が印加されている間に、データラインD1～Dmに信号電圧を印加する。これによって、キャパシタ522は、データラインDから第1トランジスタ521

を介して電圧を供給されて充電される。また、第2トランジスタ523のゲートにも電圧が印加される。

【0011】第2トランジスタ523に印加されたゲート電圧に応じて、有機EL524の一方の端部に電源電圧Vddが印加される。これによって、アドレスラインA1に接続された画素510の有機EL524が発光する。なお、アドレスドライバ600によるアドレスラインA1への電圧印加が停止した後は、キャパシタ522によって第2トランジスタ523にゲート電圧が印加され続け、所定の期間有機EL524の発光が維持される。

【0012】図11は、アドレスラインAに印加される電圧波形を示した図である。図11に示すように、アドレスドライバ600及びデータドライバ700は、アドレスラインA毎に上記動作を繰り返し、有機EL524を発光させる。なお、キャパシタ522の容量等は、1走査期間(アドレスドライバ600がアドレスラインA1～Anを走査する期間)、第2トランジスタ523にゲート電圧が印加されるように、充分大きく設定されている。このため、第2トランジスタ523は、1走査期間、充電されたキャパシタ522によって、ゲート電圧を印加され続ける。そして、有機EL524は、1走査期間発光し続ける。

【0013】以上のように、図10(b)の構成の画素510を備えた表示装置では、有機EL524が、データラインDに電圧が印加されている時間よりも長く発光する。このため、データラインDに印加する電圧の大きさを大幅に増加しなくても、有機EL524から放出される全光量を増加させることができ、結果として画素510を明るく発光させることができる。

【0014】

【発明が解決しようとする課題】しかし、上記図10(b)の画素510を備えた表示装置では、動画表示能力が低いという問題がある。表示装置の一般的な表示方式には、インパルス型、ホールド型、及び、指数型の3種類があり、それぞれの画素の輝度波形は、例えば、図12に示すようになる。なお、図12では、1走査期間を1/60秒としている。

【0015】インパルス型の表示方式では、図12

(a)に示すように、画素は、1走査期間内の短い時間に集中して発光する。なお、図12(a)では、デューティ比が1/4、即ち、発光時間が1/240秒の場合を示している。このインパルス型の表示方式を用いた表示装置には、例えば、ブラウン管がある。ホールド型の表示方式では、図12(b)に示すように、画素は、1走査期間ほぼ一定の輝度で発光している。また、輝度は1走査期間毎に不連続に変化する。このホールド型の表示方式を用いた表示装置には、例えば、プラズマディスプレイがある。

【0016】指数型の表示方式での輝度波形は、図12

(c) に示すように、ホールド型の波形がなまったような形であり、画素の輝度は、ほぼ連続的に変化する。この指数型の表示方式を用いた表示装置には、例えば、液晶ディスプレイがある。以上に示した表示方式での動画表示能力は、インパルス型が高く、ホールド型が低く、指数型はホールド型よりもさらに低いということが実験等から示されている。

【0017】上記図 10 (b) の画素 510 を備えた表示装置では、図 11 に示したように、有機 EL 524 が 1 走査期間発光し続ける。即ち、有機 EL 524 (画素) の発光時間が 1 走査期間の大半を占めており、上記したホールド型や指数型と同様の輝度分布となる。このため、図 10 (b) のような画素 510 を備えた表示装置では、動画表示能力が低いという問題がある。

【0018】従って、本発明は、画素の発光時間が 1 走査期間よりも充分短い表示装置及びその駆動方法を提供することを目的とする。また、本発明は、動画表示能力を向上可能な表示装置及びその駆動方法を提供することを目的とする。さらに、本発明は、発光素子の動作信頼性を向上可能な表示装置及びその駆動方法を提供することを目的とする。

【0019】

【課題を解決するための手段】上記目的を達成するために、本発明の第 1 の観点にかかる表示装置は、電流が流れることによって発光する発光手段と、書き込み時に供給された制御信号の入力により前記発光手段への電流供給が可能となる第 1 制御手段と、から構成された複数の画素を備える表示素子と、電流供給源と前記第 1 制御手段との間に設置され、各書き込み時の前記制御信号の入力により前記複数の画素の選択される前記発光手段を発光させる発光時間を、所定の前記第 1 制御手段に前記電流供給源からの電流を供給することにより制御する第 2 制御手段と、を備え、前記第 2 制御手段は、所定の画素において、前記書き込み時から次の書き込み時までの期間に対し、前記発光時間を $1/3$ 以下となるように供給される電流を制御することを特徴とする。

【0020】この発明によれば、第 2 制御手段が電流を制御することによって、発光手段の発光時間を、前記書き込み時から次の書き込み時までの期間に対し、 $1/3$ 以下となるようにすることができる。従って、表示装置が複数の画素を備えれば、高い動画表示能力を有することができる。

【0021】前記複数の画素は、供給された制御信号を保持するとともに前記第 1 制御手段に供給する信号保持手段と、前記信号保持手段に前記制御信号を供給する信号供給手段をさらに備えてもよい。

【0022】前記第 2 制御手段は、前記複数の画素の全ての前記第 1 制御手段に、前記電流供給源からの電流を実質的に同時に供給してもよい。

【0023】前記表示素子は、それぞれ少なくとも 1 つ

の画素を有する第 1 画素群と、第 2 画素群と、を備え、前記第 1 画素群の前記第 1 制御手段に前記制御信号が供給された後、前記第 2 画素群の前記第 1 制御手段に前記制御信号が供給され、前記第 2 制御手段は、前記第 1 画素群の前記第 1 制御手段に前記電流供給源からの所定の電流を供給開始後、前記第 2 画素群の前記第 1 制御手段に前記電流供給源からの所定の電流を供給してもよい。前記発光手段に有機エレクトロルミネッセンス素子を適用してもよい。

【0024】本発明の第 2 の観点にかかる表示装置の駆動方法では、前記表示装置は、電流が流れることによって発光する発光手段と、制御信号の入力により前記発光手段への電流供給が可能となる第 1 制御手段と、から構成された複数の画素を備える表示素子と、電流を供給する電流供給源と、前記電流供給源と前記第 1 制御手段との間に設置され、所定の前記第 1 制御手段に前記電流供給源からの電流を供給する第 2 制御手段と、を備え、前記駆動方法は、各書き込み時に、前記複数の画素のそれぞれの前記第 1 制御手段に前記制御信号を供給する書き込み工程と、発光時間に、前記書き込み時に前記制御信号の入力により選択される画素の前記発光手段を発光させるために、前記第 2 制御手段が前記選択される画素の前記第 1 制御手段に前記電流供給源からの電流を供給する発光工程と、からなり、前記第 2 制御手段は、所定の画素において、前記書き込み時から次の書き込み時までの期間に対し、前記発光時間を $1/3$ 以下となるように供給される電流を制御することを特徴とする。

【0025】この発明によっても、発光工程で、第 2 制御手段が電流供給路を制御することによって、発光手段の発光時間を充分短くすることができる。従って、表示装置が複数の画素を備えれば、高い動画表示能力を有することができる。

【0026】前記電流供給源は所定の期間毎に供給する電流量を変位してもよく、前記第 2 制御手段は、所定の期間毎に前記電流供給源からの電流を供給する前記発光時間を変位させてもよい。

【0027】

【発明の実施の形態】次に、本発明の第 1 の実施の形態にかかる表示装置について図面を参照して説明する。第 1 の実施の形態にかかる表示装置は、例えば図 1 に示すような構成となっている。図 1 (a) に示すように、表示装置は、表示部 100 と、アドレスドライバ 200 と、データドライバ 300 と、コントロール部 400 と、から構成されている。

【0028】表示部 100 は、図 1 (a) に示すように、 n 本のアドレスライン A ($A_1 \sim A_n$) と、 m 本のデータライン D ($D_1 \sim D_m$) と、電圧ライン V と、画素 110 と、スイッチ 120 と、から構成されている。 n 本のアドレスライン A ($A_1 \sim A_n$) は、所定間隔で平行に形成されている。また、アドレスライン A の一端

は、アドレスドライバ 200 に接続され、所定の走査電圧を印加される。

【0029】 m 本のデータライン D ($D1 \sim Dm$) は、アドレスライン A に直交な方向に所定間隔で形成されている。また、データライン D の一端は、データドライバ 300 に接続され、所定の信号電圧を印加される。電圧ライン V は、画素 110 に接続され、スイッチ 120 を介して電源 PS に接続されている。電源電圧は選択的に任意の電圧を印加することができる。

【0030】画素 110 は、図 1 (a) に示すように、アドレスライン A とデータライン D との各交点に対応する位置に形成されている。即ち、画素 110 は、マトリックス状に表示部 100 に形成され、所定の明るさで発光する。この画素 110 は、例えば図 1 (b) に示すように、第 1 トランジスタ 111 と、キャパシタ 112 と、第 2 トランジスタ 113 と、有機 EL (エレクトロルミネッセンス) 114 と、から構成されている。

【0031】第 1 トランジスタ 111 は、そのゲートがアドレスライン A に接続されている。また、第 1 トランジスタ 111 のソース・ドレインの一方は、データライン D に接続され、他方は第 2 トランジスタ 113 のゲートに接続されると同時に、キャパシタ 112 を介して接地されている。これにより、第 1 トランジスタ 111 は、アドレスライン A に電圧を印加されている間にデータライン D に印加された信号電圧を、キャパシタ 112 及び第 2 トランジスタ 113 のゲートに供給する。

【0032】キャパシタ 112 は、その一端が接地され、他端が第 1 トランジスタ 111 を介してデータライン D に接続され、同時に第 2 トランジスタ 113 のゲートに接続されている。このため、キャパシタ 112 には、アドレスライン A に電圧を印加されている間に、データライン D からの信号電圧が書き込みされる。また、アドレスライン A への電圧印加が停止した後も、キャパシタ 112 は、第 2 トランジスタ 113 にゲート電圧を印加し続ける。なお、キャパシタ 112 が印加するゲート電圧の大きさが、所定時間内でほぼ一定となるように、キャパシタ 112 の容量等は、充分大きく設定されている。

【0033】第 2 トランジスタ 113 は、そのソース・ドレインの一方が、電圧ライン V に接続され、他方が有機 EL 114 を介して接地されている。これにより、第 2 トランジスタ 113 にゲート電圧が印加され、スイッチ 120 がオンすると、電圧ライン V を介して電源 PS から有機 EL 114 に電流が供給される。また、第 2 トランジスタ 113 は、図 2 (a)、(b) に示すような、通常のトランジスタが有するソース・ドレイン間電圧 V_{sd} - ドレイン電流 I_d 特性、ゲート電圧 V_g - ドレイン電流 I_d 特性を有する。具体的には、電圧 V_{sd} が小さい場合、電圧 V_{sd} と電流 I_d とは比例し、電圧 V_{sd} がある一定値を超えると電流 I_d は飽和して一定

となる。また、この飽和電流の大きさは、ゲート電圧 V_g が大きいほど大きい。そして、ゲート電圧 V_g がしきい値電圧 V_{th} 以上になるとドレイン電流 I_d はソース・ドレイン間電圧 V_{sd} に応じて変位し、ドレイン電流 I_d とソース・ドレイン間電圧 V_{sd} はある範囲で 1 次関数的な挙動を示す。

【0034】有機 EL 114 は、例えば、アノード (電圧ライン V) 側に形成された正孔輸送層と、カソード (グラウンド) 側に形成された電子輸送性発光層と、から構成され、流れる電流が大きいほど明るく発光する。この電流の大きさは、第 2 トランジスタ 113 の上記特性を利用して制御する。具体的には、選択された第 2 トランジスタ 113 に飽和電流が流れるように、ゲート電圧 V_g をしきい値電圧 V_{th} 以上になるように設定し、印加するソース・ドレイン間電圧 V_{sd} の大きさを変更することによって発光量を制御する。そして、ソース・ドレイン間電圧 V_{sd} の大きさは、電源 PS の供給電圧で設定される。したがって各画素の第 2 トランジスタ 113 が、しきい値電圧 V_{th} 未満のゲート電圧 V_g でドレイン電流 I_d 特性にばらつきがあっても、しきい値電圧 V_{th} 以上にすることによりドレイン電流 I_d を安定することができる。

【0035】アドレスドライバ 200 は、アドレスライン $A1 \sim An$ に接続され、アドレスライン $A1 \sim An$ に 1 本ずつ順に所定の電圧を印加する。データドライバ 300 は、データライン $D1 \sim Dm$ に接続され、第 1 トランジスタ 111 を介してキャパシタ 112 を書き込みするための電圧を、データライン $D1 \sim Dm$ に印加する。

【0036】コントロール部 400 は、アドレスドライバ 200 及びデータドライバ 300 に接続され、予め提供されたデータや通信回線等を介して提供されたデータに従って、アドレスドライバ 200 及びデータドライバ 300 の動作を制御する。また、コントロール部 400 は、スイッチ 120 のオン、オフを制御し、有機 EL 114 に電流を供給する。

【0037】次に、以上のような構成の表示装置の動作について説明する。なお、以下に示すアドレスドライバ 200 及びデータドライバ 300 の動作は、コントロール部 400 によって制御されている。始めに、アドレスドライバ 200 が、1 本のアドレスライン A 、例えばアドレスライン $A1$ に、所定の電圧を所定時間印加する。これによって、アドレスライン $A1$ に接続された第 1 トランジスタ 111 にゲート電圧が印加される。

【0038】データドライバ 300 は、アドレスライン $A1$ に電圧が印加されている間に、データライン $D1 \sim Dm$ に所定の電圧を所定時間 (書き込み時間) だけ印加する。これによって、キャパシタ 112 が所定電圧で充電され、第 2 トランジスタ 113 にゲート電圧が印加される。なお、上記したように、キャパシタ 112 の両端電位によって、第 2 トランジスタ 113 のゲート電圧 V

g がしきい値 V_{th} 未満であれば、ゲート電圧 V_g に応じて有機 EL 114 に流れる電流の大きさが変化するため、選択された第 2 トランジスタ 113 のゲート電圧 V_g をしきい値 V_{th} 以上とし、有機 EL 114 の明るさは、電源 PS の供給する電圧と供給時間との積で設定される。

【0039】データドライバ 300 からの信号電圧により選択された有機 EL 114 を発光させ、全ての画素で 1 つの画像（フレーム）を形成し保持している期間である 1 フレーム期間は、電源 PS から供給される電流値或いは電圧値を互いに異ならせてそれぞれ異なる発光量で有機 EL 114 を発光させる複数のサブフレーム期間に分割されている。

【0040】1 サブフレーム期間は、アドレスドライバ 200 が最初のアドレスライン A1 に走査電圧が供給されてから、各アドレスライン A1 ~ A_n のそれぞれ 1 度の走査時に選択された有機 EL 114 の全てが発光終了するまでの期間であり、この間選択された有機 EL 114 は全て同一の発光量で発光する。各サブフレーム期間の発光量である階調輝度 $g_1 : g_2 : g_3 : \dots : g_k$ は、 $1 : 2 : 4 : \dots : 2^{k-1}$ となるように設定されている。

【0041】また、所定のアドレスライン A_x ($1 \leq x \leq n$) において、第 m サブフィールド期間 ($1 \leq m \leq k$) は、走査電圧が書き込まれてから、この書き込みにより発光する発光時間を経過し再び走査電圧が書き込まれるまでの期間であり、第 p サブフィールド期間 ($1 \leq p \leq k-1$) が終了すると、引き続き第 $(p+1)$ サブフィールド期間が開始される。そして、発光時間が 1 サブフィールド期間の $1/100$ 以上、 $1/3$ 以下となるようにスイッチ 120 が電源 PS からの電流の供給時間を制御する。

【0042】まずアドレスライン A1 ~ A_n の各書き込み時間に、順次走査電圧を供給すると、選択された第 2 トランジスタ 113 は、書き込まれたキャパシタ 112 によってゲート電圧を印加され続ける。なお、キャパシタ 112 の容量や充電する電荷量は、1 サブフィールド期間に、第 2 トランジスタ 113 にほぼ一定のゲート電圧が印加されるように設定されている。また、選択されたキャパシタ 112 がアドレスライン A 毎に充電されるため、上記書き込み時間は、(1 サブフィールド期間) / (アドレスライン本数 n) よりも短い。例えば、アドレスライン A が 500 本ある場合、各書き込み時間は 1 サブフィールド期間の $1/500$ よりも短くなる。

【0043】以上のようにして表示部 100 の選択されたキャパシタ 112 を書き込みした後、図 3 に示すように、コントロール部 400 は、所定時間（発光時間）だけスイッチ 120 をオンし、表示部 100 の選択された有機 EL 114 に輝度 g_1 になるように電流を供給して

発光させる。各発光時間が 1 サブフィールド期間の $1/100$ 以上、 $1/3$ 以下となるようにスイッチ 120 が電源 PS からの電流の供給時間を制御するので、表示部 100 の所定の画素（有機 EL 114）の累積された発光時間は、最長で 1 フレーム期間に対して $1/100$ 以上、 $1/3$ 以下となる。

【0044】選択された有機 EL 114 が輝度 g_1 で発光時間に発光していた第 1 サブフレーム期間後の第 2 サブフレーム期間に、再びアドレスライン A1 ~ A_n を順次走査後、スイッチ 120 をオンして電源 PS から輝度 g_1 と異なる輝度 g_2 で選択された有機 EL 114 を発光させるように電流を供給する。このとき、第 2 サブフレーム期間で選択された有機 EL 114 の単位時間当たりの輝度は、第 1 サブフレーム期間で選択された有機 EL 114 のそれと異なる。このように各サブフレーム期間に選択された有機 EL 114 に供給される電流値が異ならせて、データドライバ 300 からの信号電圧でどのサブフレーム期間に有機 EL 114 を発光するか制御するので、各サブフレーム期間で各々の画素が発光した明るさが合成され、1 フレーム期間に 1 つの画像として表示することができる。

【0045】以上のように、表示部 100 の発光する全画素（有機 EL 114）を、1 サブフィールド期間内の短い時間で、ひいては 1 フレーム期間内の短い時間で発光させることにより、輝度波形を、従来の技術で示したインパルス型の表示方式（図 12 (a)）と同様にすることができる。つまり、1 フレーム期間中に発光する発光時間を最長でも 1 フレーム期間の $1/100$ 以上、 $1/3$ 以下となるように制御しているので、有機 EL を使用した表示装置の動画表示能力を、従来よりも大きく向上することができる。

【0046】また、有機 EL 114 の発光時間を、キャパシタ 112 の書き込み時間よりも長くすることによって、電源 PS の供給電圧の大きさを非常に大きく設定することなく、画素 110 を明るく発光させることもできる。従って、大きい電圧を印加することによる有機 EL 114 の性能劣化を抑えることができる。

【0047】さらに、データドライバ 300 が、アドレスライン A 毎に、キャパシタ 112 に印加するオン電圧の大きさを変えることによって、有機 EL 114 の明るさをアドレスライン A 毎に変化させることができる。

【0048】次に、本発明の第 2 の実施の形態にかかる表示装置について図面を参照して説明する。第 2 の実施の形態にかかる表示装置は、第 1 の実施の形態で示した表示装置と同様の構成である。ただし、図 4 に示すように、表示部 100 で、スイッチ 120 が各アドレスライン A1 ~ A_n に 1 つずつ設けられているという点及び電源 PS が、対応する電圧ライン V1 ~ V_n の各サブフレーム期間に応じてそれぞれ異なる値の電流または電圧を供給すること点で異なる。

【0049】次に、以上のような構成の表示装置の動作について説明する。第2の実施の形態では、第1の実施の形態と同様に、アドレスドライバ200がアドレスラインA1~Anを順次走査し、データドライバ300がデータラインに所定のオン電圧を印加して、表示部100の選択されたキャパシタ112に順次書き込みをする。ここで1つの画面に1コマの画像を構成、保持に要する期間である1フレーム期間は、複数のサブフレーム期間に分割される。各サブフレーム期間は、互いに異なる明るさで構成されたサブ画像を構成、保持に要する期間であり、サブ画像を合成して1コマの画像が得られる。

【0050】また、所定のアドレスラインAx ($1 \leq x \leq n$)において、第mサブフィールド期間 ($1 \leq m \leq k$)は、走査電圧が書き込まれてから、この書き込みにより発光する発光時間を経過し再び走査電圧が書き込まれるまでの期間であり、第pサブフィールド期間 ($1 \leq p \leq k-1$)が終了すると、引き続き第(p+1)サブフィールド期間が開始される。各アドレスラインA1~Anの第mサブフィールド期間の開始時刻はそれぞれずれ、それに応じて発光時間の開始時刻もずれている。このため、1サブフレーム期間と1サブフィールド期間の長さは一致しない場合がある。

【0051】コントロール部400は、第1の実施の形態とは異なり、アドレスラインA1~An毎にスイッチ120のオン、オフを制御する。具体的には、図5に示すように、まずアドレスラインA1の第1サブフィールド期間の書き込み時間に、アドレスラインA1に走査電圧を印加後、データドライバ300からの信号電圧により発光する画素を選択する。所定の期間を経て電圧ラインV1のスイッチ120がコントロール部400によりオンして電源PSから輝度g1となる電流が供給される。そしてアドレスラインA2~Anのそれぞれの第1サブフレーム期間にも、順次書き込み後所定の期間を経て各電圧ラインV2~Vnに輝度g1となる電流が供給され、各電圧ラインVの第1サブフレーム期間のサブ画像を表示する。

【0052】各アドレスラインA1~Anでは、それぞれの第1サブフィールド期間後に第2サブフィールド期間に移行するが、第1サブフレーム期間の開始時刻は各アドレスラインA1~An毎にずれているため、アドレスラインAnの第1サブフィールド期間のうち電圧ラインVnに輝度g1となる電流が供給されている間は、アドレスラインA1では電圧ラインV1に輝度g2となる電流が供給される第2サブフィールド期間になっている。ここで、電源PSから出力される輝度g1、g2、……、gkとなる電流はそれぞれ、互いに異なる電圧値にして電流量を変位させるか、等しい電圧値で互いに異なる長さの発光時間にすることにより電流量を変位させて、1フレーム期間で合成される画像の発光階調を制御

している。

【0053】なお、この動作でも、コントロール部400は、発光時間が1フレーム期間よりも十分短くなるように制御する。具体的には、コントロール部400は、各発光時間が、1サブフィールド期間の $1/100$ 以上、 $1/3$ 以下となるように各サブフレーム期間での電流供給時間を制御する。これによって、1フレーム期間での画素の累積された最長発光時間は、1フレーム期間の $1/100$ 以上、 $1/3$ 以下となり、表示装置の動画表示能力を向上することができ、同時に、有機EL114の性能劣化を抑えることができる。

【0054】以上のように、全アドレスラインAの書き込み時と発光時との間の時間を一定にし、全アドレスラインAでのキャパシタ112での保持される電圧の推移がほぼ同じであるため安定した表示が得られる。第1の実施の形態では、全キャパシタ112を書き込みするための時間を、1フレーム期間から発光時間を引いた分だけしか確保できない。一方、第2の実施の形態では、上記したようにアドレスラインA毎に発光時間の開始時刻がずれるため、図5に示したように、1サブフィールド期間から発光時間を引いた分の間にキャパシタ112への書き込み時間を設定することができる。従って、書き込み時間の設定範囲が増えたことから、アドレスラインAの本数を増加することができる。また、アドレスラインA毎の書き込み時間を増加することができ、その分、回路設計の冗長度を増すことができる。

【0055】また、図6に示すように、各サブフィールド期間での書き込み時間と同期して電圧ラインVから所定輝度となるように電流を流すようにスイッチ120を制御してもよい。このように、発光時間の終了時間が次のサブフィールド期間の開始直前までであれば、発光時間の開始時刻は書き込み時間の開始時刻から任意に設定することができる。このような構造では、各サブフィールド期間の終了時までキャパシタ112がチャージを保持する必要がないので画素110におけるキャパシタ112の専有面積を小さくすることができる。

【0056】次に、本発明の第3の実施の形態にかかる表示装置について図面を参照して説明する。第3の実施の形態にかかる表示装置の構成は、図1に示す第1の実施の形態と実質的に同一である。なお、この表示装置は、発光時間の長さを制御することにより表示部100の見かけ上の平均輝度(明るさ)を階調制御するサブフレーム駆動を簡単に行うという目的のためにも適用することができる。また、このサブフレーム駆動でも、表示部100の全キャパシタ112を書き込みした後、全有機EL114を短い時間で同時発光させる、という基本的な動作は、第1の実施の形態と同一である。ただし、サブフレーム駆動では、1フレーム期間内にこの基本動作を複数回繰り返す。

【0057】以下に、サブフレーム駆動による平均輝度

の階調制御について説明する。表示部 100 の平均輝度を階調制御するためには、1 フレーム期間を平均輝度の異なる複数のサブフレームに分割し、発光させるサブフレームの組み合わせを変更する。具体的には、平均輝度を 2 k 階調で制御するためには、1 フレーム期間を k 個のサブフレームに分割する (k は 1 以上の整数)。そして、各サブフレームの電源 PS からの電圧を一定としてスイッチ 120 をオンする時間を互いに異ならせ見かけ上の平均輝度比が、1 : 2 : 4 : ... : 2 k - 1 となるように設定し、発光させるサブフレームの組み合わせ

を変える。これによって、1 フレーム期間の平均輝度を 2 k 階調で制御することができる。なお、各サブフレームの発光、非発光は、データドライバ 300 からデータライン D1 ~ Dm に出力する信号電圧によって選択される。

【0058】以上のようなサブフレーム駆動では、各サブフレームでの平均輝度を、キャパシタ 112 の両端電位ではなく、スイッチ 120 をオンする時間、即ち、有機 EL 114 の発光時間によって制御する。具体的には、例えば 1 サブフレーム期間の 1/50 以上、1/3

以下という時間内で、コントロール部 400 が、スイッチ 120 をオンする時間を、各サブフレームの平均輝度比に対応するように制御する。このように、スイッチ 120 を制御するだけで、各サブフレーム期間で放出される光量がサブフレーム毎に異なり、1 フレーム毎の平均輝度を簡単に階調制御することができる。

【0059】図 7 は、例として、k = 3、即ち、8 階調制御の場合に、発光させるサブフレームの選択方法を示している。8 階調制御では、1 フレーム期間を 3 つのサブフレームに分割し、各サブフレームの平均輝度比を

1 : 2 : 4 とする。なお、図 7 では、第 1 サブフレームの平均輝度を 1、第 2 サブフレームの平均輝度を 2、第 3 サブフレームの平均輝度を 4 としている。各電圧ライン V のスイッチ 120 は、各サブフレーム毎にオンし選択された有機 EL 114 が発光している。

【0060】図 7 に示すように、ある画素の 1 フレーム期間の平均輝度を 0 (ゼロ) とする場合、データドライバ 300 からデータライン D に出力する信号電圧は第 1 フレーム、第 2 フレーム、及び、第 3 フレームでオフ電位である。このため、第 1 フレーム、第 2 フレーム、及び、第 3 フレームでスイッチ 120 がオンしても電源 PS から有機 EL 114 に電流は流れず発光しない。また、ある画素の 1 フレーム期間の平均輝度を 3 とする場合、データドライバ 300 からデータライン D に出力する信号電圧は第 1 サブフレーム及び第 2 サブフレームでオン電位とし、第 3 サブフレームでオフ電位とする。これによって、1 フレーム期間の平均輝度は、各発光時間の和の 3 (= 1 + 2) となる。また、ある画素の 1 フレーム期間の平均輝度を 7 とする場合、データドライバ 300 からデータライン D に出力する信号電圧は第 1 ~ 第

3 のサブフレームでオン電位として表示部 100 を発光させる。これによって、1 フレーム期間の平均輝度は、各発光時間の和の 7 (= 1 + 2 + 4) となる。

【0061】以上のようにして、コントロール部 400 でスイッチ 120 で制御して、単位時間当たりの輝度が等しいサブフレーム期間に電流を供給する時間を制御するので、電源 PS の構造を簡素化でき、1 フレーム期間での表示部 100 の平均輝度を階調制御することができる。また、上記したサブフレーム駆動の場合も、1 フレーム期間よりも十分短くなるように制御することによって、表示装置の動画表示能力を、従来よりも大きく向上し、有機 EL 114 の性能劣化を抑えることができる。

【0062】なお、第 1 ~ 第 3 実施の形態で示した表示装置では、第 2 トランジスタ 113 に供給されるゲート電圧を変位させて第 2 トランジスタ 113 のドレイン電流量を制御して輝度階調表示を行ってもよい。

【0063】また、第 2 の実施の形態では、サブフレーム期間毎に選択された有機 EL 114 の瞬間輝度を変えていたが、全サブフレーム期間での瞬間輝度が一定になるように定電流駆動し、第 3 実施の形態のように電流を供給する時間をスイッチ 120 で制御することにより見かけ上の平均輝度を階調制御してもよい。

【0064】また、第 1、第 2、及び、第 3 の実施の形態では、第 1 トランジスタ 111 及び第 2 トランジスタ 113 にユニポーラートランジスタを用いたが、これ以外でもよい。例えば、上記した第 1 トランジスタ 111 及び第 2 トランジスタ 113 にバイポーラートランジスタを用いてもよい。この場合、ベース電流 (制御信号) の大きさを変えることによって、有機 EL 114 に流れる電流の大きさを変更する。また、図 8 に示すように、画素 110 を、半導体層の上下に絶縁膜を介してゲート電極が設けられたダブルゲートメモリトランジスタ 115 から構成してもよい。これらの場合も、有機 EL 114 の発光時間を短くすることによって、表示装置の動画表示能力を向上することができる。また、図 9 に示すように、有機 EL 114 を有機 EL 114 a、114 b、114 c と複数個直列に接続してもよい。このとき、2 個以上で直列に形成されていれば、電圧ライン V から印加される電圧が、より有機 EL 114 に分圧されるので、第 2 トランジスタ 113 と有機 EL 114 で消費される電力のうちの第 2 トランジスタ 113 での消費電力を低減することができる。

【0065】さらに、第 1 及び第 2 の実施の形態で示した表示装置では、電圧ライン V を多くの画素 110 で共有してもよい。具体的には、例えば、1 本の電圧ライン V を 2 本のアドレスライン A の中間に形成し、電圧ライン V の両側に形成された画素 110 で 1 本の電圧ライン V を共有してもよい。これによって、表示部 100 の配線形成工程を簡単に行うことができる。この場合、第 2 実施の形態の表示装置はアドレスライン 2 行毎に書き込

みが行われる方が望ましい。

【0066】また、第1、第2、及び、第3の実施の形態で示した表示装置で、アドレスラインAとデータラインDとの位置関係が逆になるような構成にしてもよい。

【0067】

【発明の効果】以上の説明から明かなように、本発明によって、第2制御手段が第1制御手段へ供給される電流を制御することによって、発光手段の発光時間を充分短くすることができる。従って、表示装置は、高い動画表示能力を有することができる。

【図面の簡単な説明】

【図1】(a)は、第1の実施の形態にかかる表示装置の構成図である。(b)は、(a)に示す画素の構成図である。

【図2】(a)は、トランジスタのソース・ドレイン間電圧(V_{sd})—ドレイン電流(I_d)特性を示す図である。(b)は、ドレイン電流 I_d —ゲート電圧 V_g 特性を示す図である。

【図3】第1の実施の形態にかかる表示装置で、データラインに印加される電圧波形と、発光時間を示す図である。

【図4】(a)は、第2の実施の形態にかかる表示装置の構成図である。(b)は、(a)に示す画素の構成図である。

【図5】第2の実施の形態にかかる表示装置で、データラインに印加される電圧波形と、発光時間を示す図であ

る。

【図6】第2の実施の形態にかかる変形例の表示装置で、データラインに印加される電圧波形と、発光時間を示す図である。

【図7】サブフレーム駆動での、発光させるサブフレームの選択方法を示す図である。

【図8】図1(a)及び図4(a)に示した表示装置を構成する発光素子の他の構成図である。

【図9】図1(a)及び図4(a)に示した表示装置を構成する発光素子のさらに他の構成図である。

【図10】(a)は、従来の表示装置の構成図である。(b)は、(a)に示す画素の構成図である。

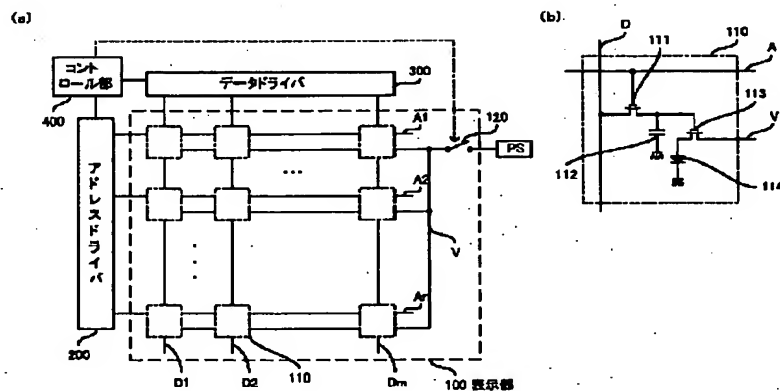
【図11】図10(b)の画素を備えた表示装置で、データラインに印加される電圧波形と、発光時間を示す図である。

【図12】従来の一般的な表示装置での輝度波形を示す図である。

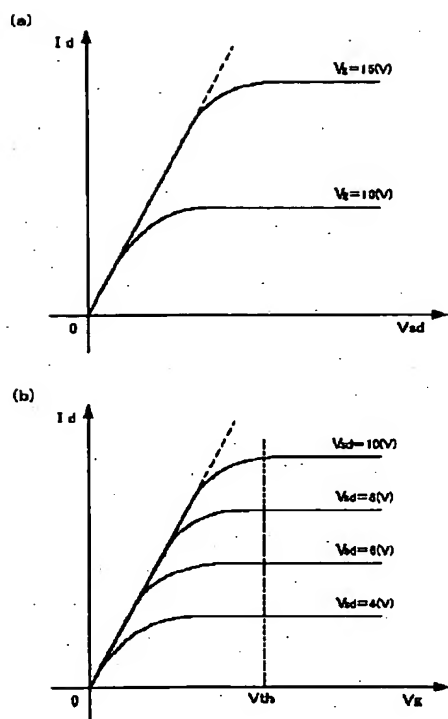
【符号の説明】

100…表示部、110…画素、111…第1トランジスタ、112…キャパシタ、113…第2トランジスタ、114…有機EL(エレクトロルミネッセンス)、115…ダブルゲートメモリトランジスタ、120…スイッチ、200…アドレスドライバ、300…データドライバ、400…コントロール部、A($A_1 \sim A_n$)…アドレスライン、D($D_1 \sim D_m$)…データライン、V…電圧ライン、PS…電源

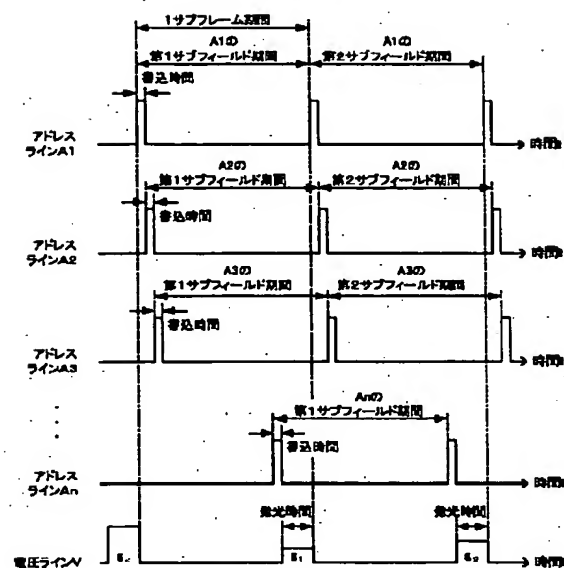
【図1】



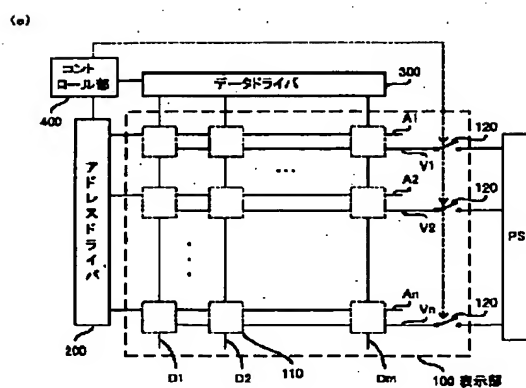
【図 2】



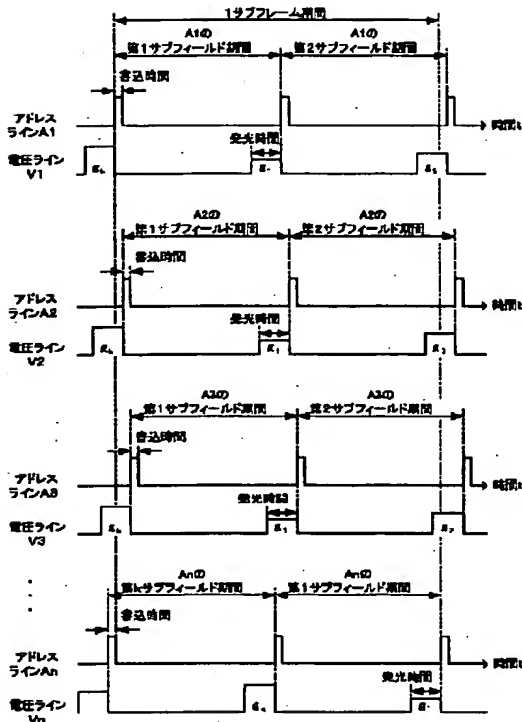
【図 3】



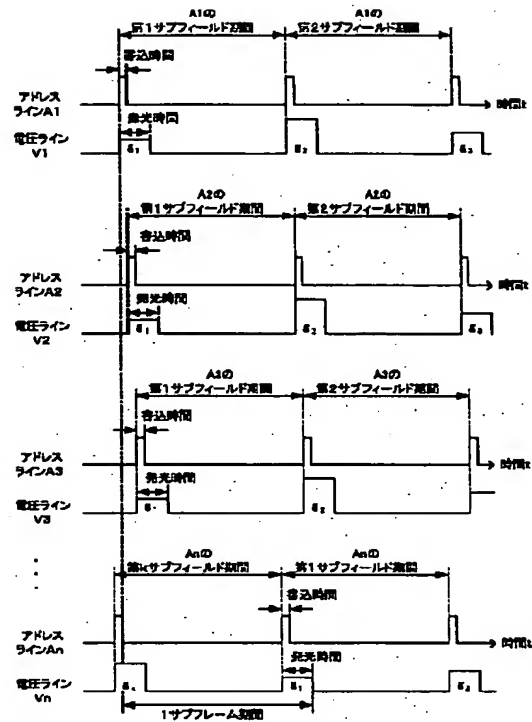
【図 4】



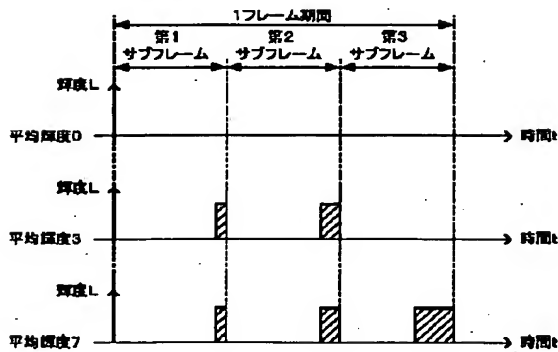
【図 5】



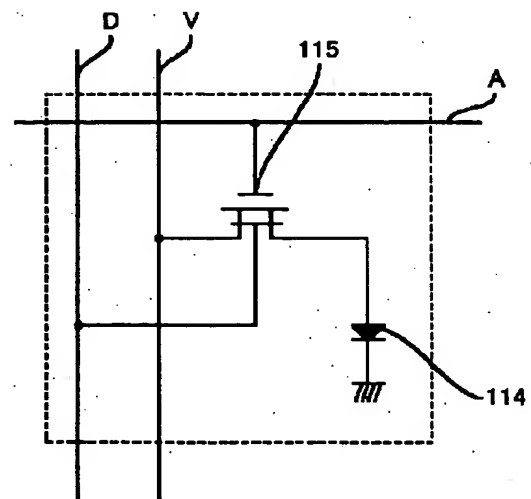
【図 6】



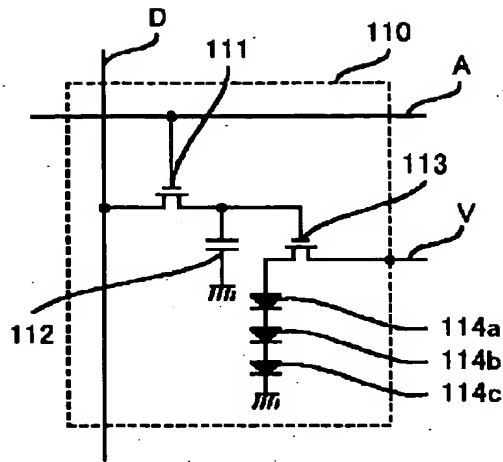
【図 7】



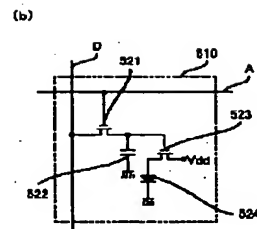
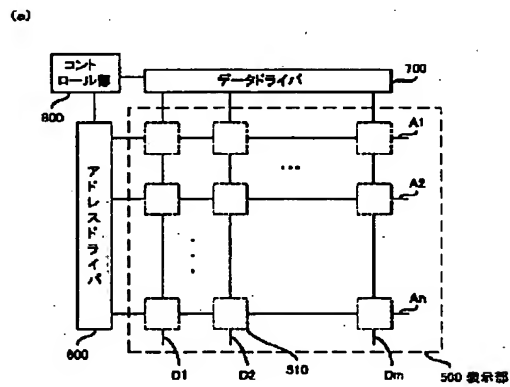
【図 8】



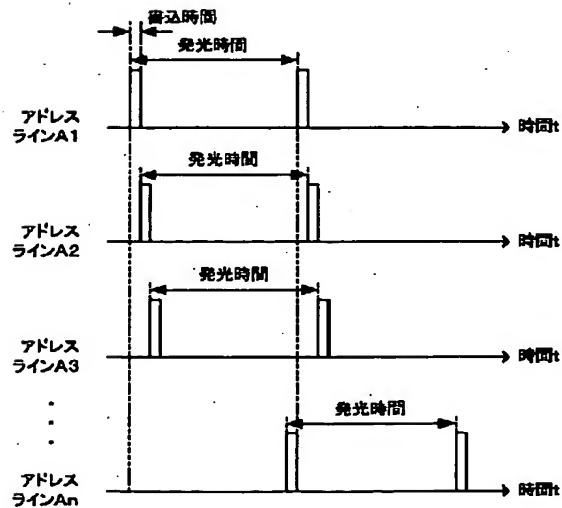
【図 9】



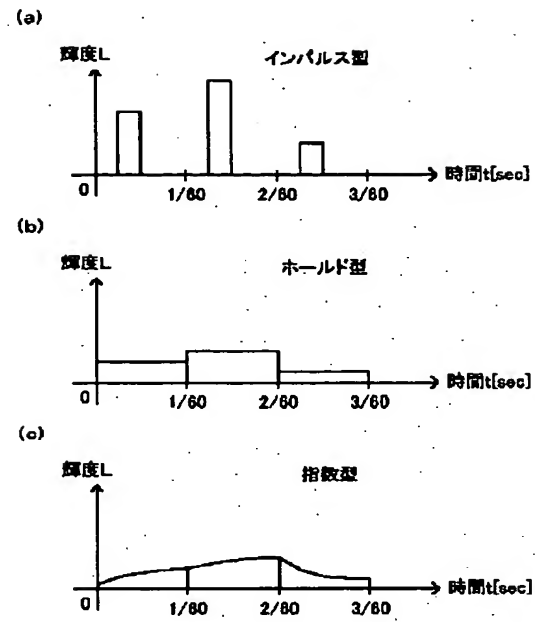
【図 10】



【図 11】



【図 12】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-347622

(43)Date of publication of application : 15.12.2000

(51)Int.Cl.

G09G 3/30
G09G 3/20
// H05B 33/14

(21)Application number : 11-160162

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 07.06.1999

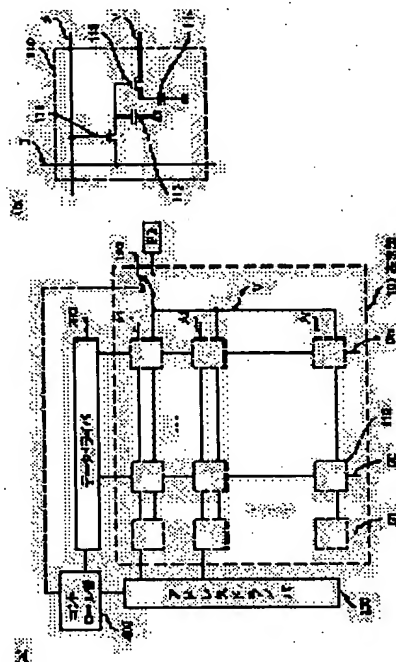
(72)Inventor : SHIOTANI MASAHARU

(54) DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device and a driving method having light emitting time of a pixel sufficiently shorter than a single scanning period.

SOLUTION: A plurality of pixels 110 are arranged in matrix. An organic EL 114 of each of the pixels 110 emits light when current flows. An address driver 200 applies a gate voltage to a first transistor 111 through an address line A. A data driver 300 supplies a voltage and writes to a capacitor 112 through the first transistor 111 and a data line D while the address driver 200 is applying the gate voltage. The capacitor 112 applies the gate voltage to a second transistor 113 and makes possible current supply to the organic EL 114. A control part 400 turns on a switch 120 arranged between the second transistor 113 and a power source PS while the capacitor 112 applies the gate voltage to make the organic EL 114 emit light for a short period of time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-347622
(43)Date of publication of application : 15.12.2000

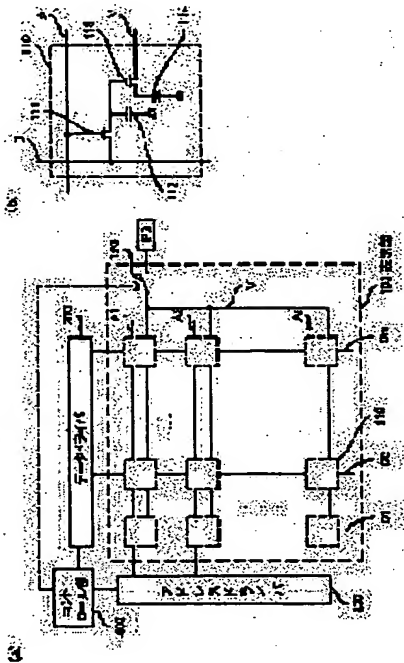
1)Int.Cl. G09G 3/30
G09G 3/20
// H05B 33/14

1)Application number : 11-160162 (71)Applicant : CASIO COMPUT CO LTD
2)Date of filing : 07.06.1999 (72)Inventor : SHIOTANI MASA HARU

4) DISPLAY DEVICE AND ITS DRIVING METHOD

7)Abstract:

PROBLEM TO BE SOLVED: To provide a display device and a driving method having light emitting time of a pixel sufficiently shorter than a single scanning period.
SOLUTION: A plurality of pixels 110 are arranged in matrix. An organic EL 114 of each of the pixels 110 emits light when current flows. An address driver 200 applies a gate voltage to a first transistor 111 through an address line A. A data driver 300 supplies a voltage and writes to a capacitor 112 through the first transistor 111 and a data line D while the address driver 200 is applying the gate voltage. The capacitor 112 applies the gate voltage to a second transistor 113 and makes possible current supply to the organic EL 114. A control part 400 turns on a switch 120 arranged between the second transistor 113 and a power source PS while the capacitor 112 applies the gate voltage to make the organic EL 114 emit light for a short period of time.



LEGAL STATUS

Date of request for examination] 07.11.2003
Date of sending the examiner's decision of rejection]
Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
Date of final disposal for application]
Patent number]
Date of registration]
Number of appeal against examiner's decision of rejection]
Date of requesting appeal against examiner's decision of rejection]
Date of extinction of right]

NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original precisely.

**** shows the word which can not be translated.

In the drawings, any words are not translated.

CLAIMS

claim(s)]

claim 1] A luminescence means to emit light when current flows the 1st control means whose current supply source to said luminescence means becomes possible by the input of a control signal supplied at the time of writing -- since -- two or more constituted pixels It is the display equipped with the above and is characterized by what current supplied so that it may become 1/3 or less from the time of said writing about said luminescence time amount to a period of the time of the next writing is controlled for.

claim 2] Said two or more pixels are displays according to claim 1 characterized by what it has further a signal maintenance means to supply said 1st control means while holding a supplied control signal, and a signal supply means to supply said control signal to said signal maintenance means for.

claim 3] Said 2nd control means is a display according to claim 1 or 2 characterized by what current from said current source of supply is substantially supplied for to said all 1st control means of two or more of said pixels at coincidence.

claim 4] The 1st pixel group in which said display device has at least one pixel, respectively, After having the 2nd pixel group and supplying said control signal to said 1st control means of said 1st pixel group, said control signal is supplied to said 1st control means of said 2nd pixel group. Said 2nd control means A display according to claim 1 or 2 characterized by what predetermined current of said current source of supply is supplied to said 1st control means of said 1st pixel group, and predetermined current of said current source of supply is supplied for to said 1st control means of said 2nd pixel group after supply initiation.

claim 5] Said luminescence means is a display given in claim 1 characterized by what is been an organic electroluminescent element thru/or any 1 term of 4.

claim 6] Said display is a luminescence means to emit light when it is the drive method of a display and current flows. The 1st control means whose current supply source to said luminescence means becomes possible by the input of a control signal -- since -- two or more constituted pixels It is the drive method of a display equipped with the above, and characterized by what current supplied so that it may become 1/3 or less from the time of said writing about said luminescence time amount to a period of the time of the next writing is controlled for.

claim 7] Said current source of supply is the drive method of a display according to claim 6 characterized by what the amount of current supplied for every predetermined period is displaced for.

claim 8] Said 2nd control means is the drive method of a display according to claim 6 characterized by what is done for every predetermined period for the displacement of said luminescence time amount which supplies current from said current source of supply.

translation done.]

NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original precisely.

**** shows the word which can not be translated.

In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[001]

[Technical field to which invention belongs] This invention relates to the display which has high animation display capacity especially, and its drive method about a display and its drive method.

[002]

[Description of the Prior Art] As shown in drawing 10, some which used organic electroluminescence (electroluminescence) are shown in a display. It is shown in drawing 10 (a) -- as -- an indicating equipment -- a display 500, the address driver 600, the data driver 700, and the control section 800 -- since -- it is constituted.

[003] A display 500 is shown in drawing 10 (a) -- as -- n address lines A (A1-An), m data lines D (D1-Dm), and a pixel 510 -- since -- it is constituted. The address line A and the data line D are formed in parallel at intervals of a predetermined, respectively. And the address line A and the data line D are formed so that a predetermined gap may be separated and it may become right-angled mutually. Moreover, it connects with the address driver 600 and voltage is impressed to the end of an address line A, it connects with the data driver 700 and voltage is impressed to the end of a data line D. It connects with address lines A1-An, and the address driver 600 impresses one voltage at a time to address lines A1-An in order.

[004] It connects with data lines D1-Dm, and the data driver 700 impresses the voltage for making a pixel 510 emit light to data lines D1-Dm. It connects with the address driver 600 and the data driver 700, and the control section 800 controls actuation of the address driver 600 and the data driver 700 according to the data offered through data, a communication line, etc. which were offered beforehand.

[005] The pixel 510 is formed in the portion corresponding to each intersection of an address line A and a data line D. Pixel 510 is shown in drawing 10 (b) -- as -- the 1st transistor 521, a capacitor 522, the 2nd transistor 523, and organic electroluminescence 524 -- since -- it is constituted.

[006] As for the 1st transistor 521, the gate is connected to the address line A. Moreover, one side of the source drain of the 1st transistor 521 is connected to a data line D, and another side is grounded through the capacitor 522 at the same time it connects with the gate of the 2nd transistor 523. Thereby, the 1st transistor 521 supplies the voltage impressed to the data line D while ON state voltage was impressed by the address line A to the gate of a capacitor 522 and the 2nd transistor 523.

[007] The end is grounded, the other end is connected to a data line D through the 1st transistor 521, and the capacitor 522 is connected to coincidence at the gate of the 2nd transistor 523. For this reason, while voltage is impressed by the address line A, the signal level from a data line D is charged by the capacitor 522. Moreover, even after the voltage impression to an address line A stops, a capacitor 522 impresses gate voltage to a predetermined period and the 2nd transistor 523.

[008] One side of the source drain is connected to a power supply (Vdd), and, as for the 2nd transistor 523, another side is grounded through organic electroluminescence 524. Thereby, if voltage is impressed to the gate of the 2nd transistor 523, current will be supplied to organic electroluminescence 524 from a power supply (Vdd). The electron hole transportation layer by which organic electroluminescence 524 was formed for example, in the anode (2nd transistor 523) side, and the electronic transportability luminous layer formed in the cathode (ground) side -- since -- it is constituted and light is emitted according to the magnitude of the flowing current.

[009] Next, actuation of the display which are the above configurations is explained. In addition, actuation of the address driver 600 shown below and the data driver 700 is controlled by the control section 800. Introduction and the address driver 600 carry out predetermined time impression of the predetermined voltage at one address line A A1, for example, an address line. Voltage is impressed to the gate of the 1st transistor 521 connected to the address line A1 by

s.

010] The data driver 700 impresses a signal level to data lines D1-Dm, while voltage is impressed to the address line 1. From a data line D, through the 1st transistor 521, voltage is supplied to a capacitor 522 by this and it is charged. Moreover, voltage is impressed also to the gate of the 2nd transistor 523.

011] According to the gate voltage impressed to the 2nd transistor 523, supply voltage Vdd is impressed to one edge of organic electroluminescence 524. By this, the organic electroluminescence 524 of the pixel 510 connected to the address line A1 emits light. In addition, after the voltage impression to the address line A1 by the address driver 600 stops, by the capacitor 522, gate voltage continues being impressed to the 2nd transistor 523, and luminescence of the predetermined period organic electroluminescence 524 is maintained.

012] Drawing 11 is drawing having shown the voltage waveform impressed to an address line A. The address driver 600 and the data driver 700 make a repeat and organic electroluminescence 524 the above-mentioned actuation emits light to every address line A, as shown in drawing 11. In addition, the capacity of a capacitor 522 etc. is set up sufficiently greatly so that gate voltage may be impressed to one scan period (period when the address driver 600 scans address lines A1-An), and the 2nd transistor 523. For this reason, gate voltage continues being impressed to the 2nd transistor 523 by the charged capacitor 522 1 scan period. And organic electroluminescence 524 continues carrying out scan-period luminescence.

013] As mentioned above, in the indicating equipment equipped with the pixel 510 of the configuration of drawing 10 (b), organic electroluminescence 524 emits light for a long time than the time amount by which voltage is impressed to the data line D. For this reason, even if it does not increase sharply the magnitude of the voltage impressed to a data line, the total quantity of light emitted from organic electroluminescence 524 can be made to be able to increase, and a pixel 510 can be made to emit light brightly as a result.

014]

Problem(s) to be Solved by the Invention] However, in the display equipped with the pixel 510 of above-mentioned drawing 10 (b), there is a problem that animation display capacity is low. Three kinds, an impulse mold, a hold mold, and a characteristic mold, are shown in the general means of displaying of a display, and the brightness wave which is shown per pixel comes to be shown in drawing 12. In addition, one scan period is made into 1 / 60 seconds in drawing 12.

015] In the means of displaying of an impulse mold, as shown in drawing 12 (a), it concentrates on the short time amount within 1 scan period, and a pixel emits light. In addition, drawing 12 (a) shows the case where a duty ratio is 1/4 and luminescence time amount is 1 / 240 seconds. The Braun tube is shown in the indicating equipment using this impulse type of means of displaying. At the means of displaying of a hold mold, as shown in drawing 12 (b), the pixel is emitting light by the brightness of 1 scan-period about 1 law. Moreover, brightness changes to discontinuity for every scan period. A plasma display is shown in the indicating equipment using this hold type of means of displaying.

016] As the brightness wave in the means of displaying of a characteristic mold is shown in drawing 12 (c), it is the form the wave of a hold mold became blunt, and the brightness which is a pixel changes almost continuously. A liquid crystal display is shown in the indicating equipment using this characteristic type of means of displaying. The animation display capacity in the means of displaying shown above has an expensive impulse mold, and is low, and it is shown from the experiment etc. that a characteristic mold is still lower than a hold mold. [of a hold mold]

017] In the display equipped with the pixel 510 of above-mentioned drawing 10 (b), as shown in drawing 11, one scan period of organic electroluminescence 524 continues emitting light. That is, the luminescence time amount of organic electroluminescence 524 (pixel) occupies most one scan periods, and serves as the same luminance distribution as the above-mentioned hold mold and the above-mentioned characteristic mold. For this reason, in the display equipped with a pixel 510 like drawing 10 (b), there is a problem that animation display capacity is low.

018] Therefore, this invention aims at offering the display with luminescence time amount sufficiently shorter than one scan period and its drive method of a pixel. Moreover, this invention aims at offering the display which can improve animation display capacity, and its drive method. Furthermore, this invention aims at offering the display which can improve operational reliability and its drive method of a light emitting device.

019]

Means for Solving the Problem] In order to attain the above-mentioned purpose, a display concerning the 1st viewpoint of this invention A luminescence means to emit light when current flows, and the 1st control means whose current supply source to said luminescence means becomes possible by the input of a control signal supplied at the time of writing. It is installed between a display device equipped with two or more constituted pixels, and a current source of supply and said 1st control means. since -- The 2nd control means which controls luminescence time amount which makes said luminescence means by which said two or more pixels are chosen by input of said control signal at the time each writing emit light by supplying current from said current source of supply to said 1st predetermined control

ans, A preparation and said 2nd control means are characterized by controlling current supplied so that it may come 1/3 or less from the time of said writing about said luminescence time amount to a period of the time of the next writing in a predetermined pixel.

020] According to this invention, when the 2nd control means controls current, it can become 1/3 or less from the time of said writing to a period of the time of the next writing about luminescence time amount of a luminescence means. Therefore, if a display is equipped with two or more pixels, it can have high animation display capacity.

021] Said two or more pixels may be further equipped with a signal maintenance means to supply said 1st control means, and a signal supply means to supply said control signal to said signal maintenance means while they hold a supplied control signal.

022] Said 2nd control means may supply substantially current from said current source of supply to said all 1st control means of two or more of said pixels at coincidence.

023] The 1st pixel group in which said display device has at least one pixel, respectively, After having the 2nd pixel group and supplying said control signal to said 1st control means of said 1st pixel group, said control signal is supplied to said 1st control means of said 2nd pixel group. Said 2nd control means Predetermined current of said current source of supply may be supplied to said 1st control means of said 1st pixel group, and predetermined current of said current source of supply may be supplied to said 1st control means of said 2nd pixel group after supply initiation. An organic electroluminescent element may be applied to said luminescence means.

024] By drive method of a display concerning the 2nd viewpoint of this invention A luminescence means by which said display emits light when current flows, and the 1st control means whose current supply source to said luminescence means becomes possible by the input of a control signal, since -- with a display device equipped with two or more constituted pixels, and a current source of supply which supplies current It is installed between said current source of supply and said 1st control means, and has the 2nd control means which supplies current from said current source of supply to said 1st predetermined control means. Said drive method In order to make said luminescence means of a write-in production process which supplies said control signal to said each 1st control means of two or more of said pixels at the time of each writing, and a pixel chosen by luminescence time amount by the input of said control signal at the time of said writing emit light a luminescence production process which supplies current from said current source of supply to said 1st control means said whose 2nd control means is said pixel chosen -- since -- said 2nd control means In predetermined pixel, it is characterized by controlling current supplied so that it may become 1/3 or less from the time of said writing about said luminescence time amount to a period of the time of the next writing.

025] When the 2nd control means controls a current supply source way also by this invention at a luminescence production process, luminescence time amount of a luminescence means can be shortened enough. Therefore, if a display is equipped with two or more pixels, it can have high animation display capacity.

026] Said current source of supply may displace the amount of current supplied for every predetermined period, and said 2nd control means may carry out displacement of said luminescence time amount which supplies current from said current source of supply for every predetermined period.

027] Embodiment of the Invention] Next, the display concerning the gestalt of operation of the 1st of this invention is explained with reference to a drawing. The display concerning the gestalt of the 1st operation has composition as shown in drawing 1. it is shown in drawing 1 (a) -- as -- an indicating equipment -- a display 100, the address driver 200, the data driver 300, and the control section 400 -- since -- it is constituted.

028] a display 100 is shown in drawing 1 (a) -- as -- n address lines A (A1-An), m data lines D (D1-Dm), voltage line V, a pixel 110, and a switch 120 -- since -- it is constituted. n address lines A (A1-An) are formed in parallel at intervals of predetermined. Moreover, it connects with the address driver 200 and predetermined scan voltage is impressed to the end of an address line A.

029] m data lines D (D1-Dm) are formed in the right-angled direction at intervals of predetermined at the address line. Moreover, it connects with the data driver 300 and a predetermined signal level is impressed to the end of a data line. It connects with a pixel 110 and voltage Rhine V is connected to the power supply PS through the switch 120. supply voltage can impress the voltage of arbitration alternatively.

030] The pixel 110 is formed in the location corresponding to each intersection of an address line A and a data line D shown in drawing 1 (a). That is, a pixel 110 is formed in a display 100 in the shape of a matrix, and emits light with predetermined brightness. this pixel 110 is shown in drawing 1 (b) -- as -- the 1st transistor 111, a capacitor 112, the 2nd transistor 113, and organic electroluminescence (electroluminescence) 114 -- since -- it is constituted.

031] As for the 1st transistor 111, the gate is connected to the address line A. Moreover, one side of the source drain of the 1st transistor 111 is connected to a data line D, and another side is grounded through the capacitor 112 at the same

ie it connects with the gate of the 2nd transistor 113. Thereby, the 1st transistor 111 supplies the signal level impressed to the data line D while voltage was impressed by the address line A to the gate of a capacitor 112 and the d transistor 113.

032] The end is grounded, the other end is connected to a data line D through the 1st transistor 111, and the capacitor 2 is connected to coincidence at the gate of the 2nd transistor 113. For this reason, while voltage is impressed by the dress line A, the signal level from a data line D is written in a capacitor 112. Moreover, even after the voltage pression to an address line A stops, a capacitor 112 continues impressing gate voltage to the 2nd transistor 113. in dition, the capacity of a capacitor 112 etc. is set up sufficiently greatly so that the magnitude of the gate voltage which apacitor 112 impresses may serve as about 1 law within predetermined time.

033] One side of the source drain is connected to voltage Rhine V, and, as for the 2nd transistor 113, another side is ounded through organic electroluminescence 114. If gate voltage is impressed to the 2nd transistor 113 and a switch 0 turns on by this, current will be supplied to organic electroluminescence 114 from a power supply PS through ltage Rhine V. Moreover, the 2nd transistor 113 has the voltage Vsd-drain current Id property between source drains d gate voltage Vg-drain current Id property which the usual transistor as shown in drawing 2 (a) and (b) has. When ltage Vsd is small, if voltage Vsd and Current Id exceed constant value with voltage Vsd proportionally, Current Id ll be saturated and, specifically, will become fixed. Moreover, the magnitude of this saturation current is so large that te voltage Vg is large. And when gate voltage Vg becomes more than the threshold voltage Vth, drain current Id is placed according to the voltage Vsd between source drains, and drain current Id and the voltage Vsd between source ains show a primary function-action in a certain range.

034] the electron hole transportation layer by which organic electroluminescence 114 was formed for example, in the ode (voltage Rhine V) side, and the electronic transportability luminous layer formed in the cathode (gland) side -- ice -- it is constituted and light is emitted so brightly that the flowing current is large. The magnitude of this current is ntrolled using the above-mentioned property of the 2nd transistor 113. Gate voltage Vg is set up so that it may come more than the threshold voltage Vth, and the amount of luminescence is controlled by changing the magnitude the voltage Vsd between source drains to impress so that the saturation current specifically flows to the 2nd selected nsistor 113. And the magnitude of the voltage Vsd between source drains is set up with the supply voltage of a power pply PS. Therefore, even if the 2nd transistor 113 of each pixel has dispersion in the drain current Id property in the te voltage Vg of under the threshold voltage Vth, it can be stabilized in drain current Id by carrying out more than the reshold voltage Vth.

035] It connects with address lines A1-An, and the address driver 200 impresses one predetermined voltage at a time order at address lines A1-An. It connects with data lines D1-Dm, and the data driver 300 impresses the voltage for iting in a capacitor 112 through the 1st transistor 111 to data lines D1-Dm.

036] It connects with the address driver 200 and the data driver 300, and the control section 400 controls actuation of : address driver 200 and the data driver 300 according to the data offered through data, a communication line, etc. ich were offered beforehand. Moreover, the control section 400 controls ON of a switch 120, and OFF, and supplies rrent to organic electroluminescence 114.

037] Next, actuation of the display of the above configurations is explained. In addition, actuation of the address ver 200 shown below and the data driver 300 is controlled by the control section 400. Introduction and the address ver 200 carry out predetermined time impression of the predetermined voltage at one address line A A1, for example, address line. Gate voltage is impressed to the 1st transistor 111 connected to the address line A1 by this.

038] While voltage is impressed to the address line A1, as for the data driver 300, only predetermined time (write-in ie amount) impresses predetermined voltage to data lines D1-Dm. A capacitor 112 is charged on predetermined ltage by this, and gate voltage is impressed to the 2nd transistor 113. In addition, although the magnitude of the rrent which will flow to organic electroluminescence 114 with the both-ends potential of a capacitor 112 according to te voltage Vg if the gate voltage Vg of the 2nd transistor 113 is under the threshold Vth changes as described above ice dispersion is in the property of each 2nd transistor 113, gate voltage Vg of the 2nd selected transistor 113 is ried out to more than threshold Vth, and the brightness of organic electroluminescence 114 is set up by the product of : voltage and supply time amount which a power supply PS supplies.

039] The organic electroluminescence 114 chosen by the signal level from the data driver 300 is made to emit light, d the one-frame period which is a period which forms and holds one image (frame) by all pixels is divided at two or re subframe periods which make organic electroluminescence 114 emit light in the amount of luminescence which : current value or voltage value supplied from a power supply PS is changed mutually, and is different, respectively.

040] The organic electroluminescence 114 which is a period after scan voltage is supplied for the address driver 200 the first address line A1 1 subframe period until all the organic electroluminescence 114 of each address lines A1-An

chosen at the time of one scan, respectively carries out luminescence termination, and was chosen in the meantime emits light in the same amount of luminescence altogether. Gradation brightness $g_1:g_2:g_3$ which is the amount of luminescence of each subframe period : ... : g_k is 1:2:4 : ... It is set up so that it may be set to : $2k-1$.

[41] Moreover, in the predetermined address line A_x ($1 \leq x \leq n$), it is a period until it goes through the luminescence time amount to which the m -th subfield period ($1 \leq m \leq k$) emits light by this writing after scan voltage is written in and scan voltage is written in again, and after the p -th subfield period ($1 \leq p \leq k-1$) expires, a $(p+1)$ subfield period started succeeding. And a switch 120 controls the supply time amount of the current from a power supply PS so that luminescence time amount becomes $1/100$ or more [of 1 subfield period], and $1/3$ or less.

[42] Gate voltage continues being impressed to the 2nd transistor 113 first chosen as it when sequential-scanning gate voltage was supplied to each write-in time amount of address lines A_1-A_n by the written-in capacitor 112. In addition, gate capacity and the amount of charges to charge of a capacitor 112 are set as 1 subfield period so that almost fixed gate voltage may be impressed to the 2nd transistor 113. Moreover, since the selected capacitor 112 is charged by every address line A , the above-mentioned write-in time amount is shorter than (subfield 1 Period)/(address line number n). For example, when there are 500 address lines A , each write-in time amount becomes shorter than $1/500$ of 1 subfield period.

[43] After writing in and carrying out the capacitor 112 with which the display 100 was chosen as mentioned above, by predetermined time (luminescence time amount) turns on a switch 120, current is supplied and the control section 10 makes it emit light so that it may become brightness g_1 at the organic electroluminescence 114 as which the display 100 was chosen as shown in drawing 3. Since a switch 120 controls the supply time amount of the current from a power supply PS so that each luminescence time amount becomes $1/100$ or more [of 1 subfield period], and $1/3$ or less, $1/100$ or more and $1/3$ or less are the luminescence time amount by which the predetermined pixel (organic electroluminescence 114) of a display 100 was accumulated to an one-frame period by the longest.

[44] Again, the switch 120 after scanning address lines A_1-A_n sequentially is turned on, and current is supplied at the 2nd subframe period after the 1st subframe period when the selected organic electroluminescence 114 was emitting light with luminescence time amount by brightness g_1 so that the organic electroluminescence 114 chosen by brightness g_1 and different brightness g_2 may be made to emit light from a power supply PS. At this time, the brightness per unit time amount of the organic electroluminescence 114 chosen in the 2nd subframe period differs from it of the organic electroluminescence 114 chosen in the 1st subframe period. Thus, whether light's being emitted in organic electroluminescence 114 with the signal level from the data driver 300 at which subframe period by the current value supplied to the organic electroluminescence 114 chosen as each subframe period making it differ and the brightness to which each pixel emitted light in each subframe period since it controlled are compounded, and it can display on an one-frame period as one image.

[45] As mentioned above, it can be made to be the same as that of the means of displaying (drawing 12 (a)) of the pulse mold in which the brightness wave was shown by the Prior art by being the short time amount within 1 subfield period, as a result making all the pixels (organic electroluminescence 114) to which a display 100 emits light emit light with the short time amount within an one-frame period. That is, since the luminescence time amount which emits light during an one-frame period is controlled so that the longest also becomes $1/100$ or more [of an one frame period], and $1/3$ or less, the animation display capacity of the display which used organic electroluminescence can be improved more greatly than before.

[46] Moreover, a pixel 110 can also be made to emit light brightly, without setting up the magnitude of the supply gate voltage of a power supply PS very greatly by making luminescence time amount of organic electroluminescence 114 larger than the write-in time amount of a capacitor 112. Therefore, the performance degradation of the organic electroluminescence 114 by impressing large voltage can be suppressed.

[47] Furthermore, the data driver 300 can change the brightness of organic electroluminescence 114 to every address line A by changing into every address line A the magnitude of the ON state voltage impressed to a capacitor 112.

[48] Next, the display concerning the gestalt of operation of the 2nd of this invention is explained with reference to drawing 4. The display concerning the gestalt of the 2nd operation is the same configuration as the display shown with the gestalt of the 1st operation. However, as shown in drawing 4, it differs at a supplying-current or voltage of value which is different by display 100 according to each subframe period of voltage V_1-V_n where point and power supply PS at switch 120 is formed in each one address lines A_1-A_n of every correspond, respectively point.

[49] Next, actuation of the display of the above configurations is explained. With the gestalt of the 2nd operation, like the gestalt of the 1st operation, address lines A_1-A_n are scanned sequentially, the data driver 300 impresses predetermined ON state voltage to a data line, and the address driver 200 carries out sequential writing to the capacitor 112 with which the display 100 was chosen. The one-frame period which is a period which a configuration and

aintenance take the image of one coma on one screen here is divided at two or more subframe periods. Each subframe period is a period which a configuration and maintenance take the sub image which consisted of mutually different brightness, a sub image is compounded and the image of one coma is obtained.

050] Moreover, in the predetermined address line A_x ($1 \leq x \leq n$), it is a period until it goes through the luminescence time amount to which the m -th subfield period ($1 \leq m \leq k$) emits light by this writing after scan voltage is written in and scan voltage is written in again, and after the p -th subfield period ($1 \leq p \leq k-1$) expires, a $(p+1)$ subfield period started succeeding. The start time of the m -th subfield period of each address lines A_1 - A_n shifted, respectively, and the start time of luminescence time amount has also shifted according to it. For this reason, the length of 1 subframe period and 1 subfield period may not be in agreement.

051] Unlike the gestalt of the 1st operation, the control section 400 controls ON of a switch 120, and OFF for every address lines A_1 - A_n . As shown in drawing 5, specifically, the pixel which emits light with the signal level from the data driver 300 is first chosen as the write-in time amount of the 1st subfield period of an address line A_1 after pressing scan voltage to an address line A_1 . The current to which the switch 120 of voltage Rhine V_1 turns on by the control section 400, and serves as brightness g_1 from a power supply PS is supplied through a predetermined period. And the current which serves as brightness g_1 through a period predetermined [after sequential writing] in each voltage line V_2 - V_n also at each 1st subframe period of address lines A_2 - A_n is supplied, and the sub image of the 1st subframe period of each voltage Rhine V is displayed.

052] At each address lines A_1 - A_n , although it shifts in each 1st subfield period at the 2nd subfield period, the start time of the 1st subframe period is the 2nd subfield period when the current used as brightness g_2 is supplied to voltage line V_1 by the address line A_1 , while the current used as brightness g_1 is supplied to voltage Rhine V_n among the 1st subfield periods of an address line A_n , since it has shifted for every address lines A_1 - A_n . By making it the luminescence time amount of length which makes it a voltage value mutually different, respectively, and is made to carry out displacement of the amount of current, or is mutually different with an equal voltage value, the current which serves as brightness g_1, g_2, \dots, g_k outputted from a power supply PS here carries out displacement of the amount of current, and is controlling the luminescence gradation of the image compounded in an one-frame period.

053] In addition, this actuation also controls the control section 400 so that luminescence time amount becomes efficiently shorter than an one-frame period. Specifically, the control section 400 controls the current supply source time amount in each subframe period so that each luminescence time amount becomes $1/100$ or more [of 1 subfield period], and $1/3$ or less. By this, the longest luminescence time amount by which the pixel in an one-frame period was cumulated can become $1/100$ or more [of an one frame period], and $1/3$ or less, can improve the animation display capacity of a display, and can suppress the performance degradation of organic electroluminescence 114 to coincidence.

054] As mentioned above, time amount during the time of the writing of all the address lines A and luminescence is reduced, and the display stabilized since transition of the voltage in the capacitor 112 in all the address lines A held was almost the same is obtained. With the gestalt of the 1st operation, only the part which lengthened luminescence time amount can secure the time amount for writing in all the capacitors 112 from an one-frame period. On the other hand, with the gestalt of the 2nd operation, since the start time of luminescence time amount shifts to every address line A as described above, as shown in drawing 5, the write-in time amount to a capacitor 112 can be set up between the parts which lengthened luminescence time amount from 1 subfield period. Therefore, since the setting ranges of write-in time amount increased in number, the number of an address line A can be increased. Moreover, the write-in time amount of every address line A can be increased, and the redundancy of the part and a circuit design can be increased.

055] Moreover, a switch 120 may be controlled to pass current so that it may become predetermined brightness from voltage Rhine V synchronizing with the write-in time amount in each subfield period to be shown in drawing 6. Thus, if the end time of luminescence time amount is just before initiation of the next subfield period, the start time of luminescence time amount can be set as arbitration from the start time of write-in time amount. With such structure, since a capacitor 112 does not need to hold charge till termination of each subfield period, monopoly area of the capacitor 112 in a pixel 110 can be made small.

056] Next, the display concerning the gestalt of operation of the 3rd of this invention is explained with reference to a drawing. The configuration of the display concerning the gestalt of the 3rd operation is substantially [as the gestalt of the 1st operation shown in drawing 1] the same. In addition, this display is applicable by controlling the length of luminescence time amount also for the purpose of performing simply the subframe drive which carries out gradation control of the average luminance on the appearance of a display 100 (brightness). Moreover, after this subframe drive so writes in and carries out all the capacitors 112 of a display 100, fundamental actuation of carrying out coincidence luminescence of all the organic electroluminescence 114 by short time amount is the same as that of the gestalt of the

operation. However, in a subframe drive, this basic actuation is repeated two or more times within an one-frame period.

[057] Below, gradation control of the average luminance by subframe drive is explained. In order to carry out gradation control of the average luminance of a display 100, an one-frame period is divided into two or more subframes in which average luminance differs, and the combination of the subframe made to emit light is changed. In order to control average luminance by 2k gradation, specifically, an one-frame period is divided into k subframes (k is one or more integers). And the time amount which sets constant the voltage from the power supply PS of each subframe, and turns on a switch 120 is changed mutually, and the average luminance ratio on appearance is 1:2:4. : ... It sets up so that may be set to 1:2k-1, and the combination of the subframe made to emit light is changed. The average luminance of an one-frame period is controllable by this with 2k gradation. In addition, luminescence of each subframe and un-emitting light are chosen from the data driver 300 by the signal level outputted to data lines D1-Dm.

[058] By the above subframe drives, the average luminance in each subframe is controlled by not the both-ends potential of a capacitor 112 but the time amount which turns on a switch 120, i.e., the luminescence time amount of organic electroluminescence 114. Specifically, the control section 400 controls the time amount which turns on a switch 120 to correspond to the average luminance ratio of each subframe within the time amount of 1/50 or more [of 1 subframe period], and 1/3 or less. Thus, only by controlling a switch 120, the quantity of lights emitted in each subframe period differ for every subframe, and can carry out gradation control of the average luminance in every frame easily.

[059] Drawing 7 shows as an example the selection method of the subframe made to emit light to the case of k= 3, i.e., gradation control. In 8 gradation control, an one-frame period is divided into three subframes, and the average luminance ratio of each subframe is set to 1:2:4. In addition, in drawing 7, average luminance of 2 and the 3rd subframe set [the average luminance of the 1st subframe] to 4 for the average luminance of 1 and the 2nd subframe. The organic electroluminescence 114 which turned on the switch 120 of each voltage Rhine V for every subframe, and was chosen is emitting light.

[060] As shown in drawing 7, when setting average luminance of the one-frame period of a certain pixel to 0 (zero), the signal level outputted to a data line D from the data driver 300 is OFF potential in the 1st frame, the 2nd frame, and the 3rd frame. For this reason, even if a switch 120 turns on by the 1st frame, the 2nd frame, and the 3rd frame, current does not flow and emit light from a power supply PS to organic electroluminescence 114. Moreover, when you set average luminance of the one-frame period of a certain pixel to 3, make into ON potential the signal level outputted to a data line D from the data driver 300 by the 1st subframe and the 2nd subframe, and let it be off potential by the 3rd subframe. The average luminance of an one-frame period is set to 3 (= 1+2) of the sum of each luminescence time amount by this. Moreover, when setting average luminance of the one-frame period of a certain pixel to 7, the signal level outputted to a data line D from the data driver 300 makes a display 100 emit light as ON potential by the 1st - the 3rd subframe. The average luminance of an one-frame period is set to 7 (= 1+2+4) of the sum of each luminescence time amount by this.

[061] Since it controls by the control section 400 with a switch 120 as mentioned above and the time amount to which the brightness per unit time amount supplies current at an equal subframe period is controlled, the structure of a power supply PS can be simplified and gradation control of the average luminance of the display 100 in an one-frame period can be carried out. Moreover, by controlling to become sufficiently shorter than an one-frame period also in the above-mentioned subframe drive, the animation display capacity of a display can be improved more greatly than before, and the performance degradation of organic electroluminescence 114 can be suppressed.

[062] In addition, displacement of the gate voltage supplied to the 2nd transistor 113 may be carried out, the amount of drain current of the 2nd transistor 113 may be controlled by the indicating equipment shown with the gestalt of the 1st - the 3rd operation, and a brightness gradation display may be performed.

[063] Moreover, although the moment brightness of the organic electroluminescence 114 chosen for every subframe period was changed with the gestalt of the 2nd operation, a constant current drive is carried out so that the moment brightness in all subframe periods may become fixed, it sees by controlling the time amount which supplies current like the gestalt of the 3rd operation by the switch 120, and gradation control of the upper average luminance may be carried out.

[064] Moreover, except this is sufficient although the unipolar transistor was used for the 1st transistor 111 and the 2nd transistor 113 with the 1st, the 2nd, and the gestalt of the 3rd operation. For example, a bipolar transistor may be used for the 1st above-mentioned transistor 111 and the 2nd above-mentioned transistor 113. In this case, the magnitude of the current which flows to organic electroluminescence 114 is changed by changing the magnitude of base current (control signal). Moreover, as shown in drawing 8, a pixel 110 may consist of double-gate memory transistors 115 of a

semiconductor layer in which the gate electrode was prepared through the insulator layer up and down. The animation display capacity of a display can be improved by shortening luminescence time amount of organic electroluminescence 114 also in these cases. Moreover, as shown in drawing 9, two or more organic electroluminescence 114 may be connected with organic electroluminescence 114a, 114b, and 114c at a serial. If it is formed in the serial by two or more pixels at this time, since the partial pressure of the voltage impressed from voltage Rhine V will be carried out more to organic electroluminescence 114, the power consumption in the 2nd transistor 113 and the 2nd transistor 113 of the power consumed by organic electroluminescence 114 can be reduced.

[065] Furthermore, with the display shown with the gestalt of the 1st and the 2nd operation, many pixels 110 may be voltage Rhine V. The pixel 110 which formed one voltage Rhine V in the middle of two address lines A, and was specifically formed in the both sides of voltage Rhine V may share one voltage Rhine V. By this, the wiring formation and production process of a display 100 can be simplified. In this case, as for the display of the gestalt of the 2nd operation, it is more desirable to perform writing for every address line of two lines.

[066] Moreover, you may make it a configuration in which the physical relationship of an address line A and a data line D becomes reverse with the 1st, the 2nd, and the indicating equipment shown with the gestalt of the 3rd operation. [067]

[Effect of the Invention] When the 2nd control means controls the current supplied to the 1st control means by this operation, luminescence time amount of a luminescence means can be enough shortened, so that clearly from the above explanation. Therefore, a display can have high animation display capacity.

[translation done.]

NOTICES *

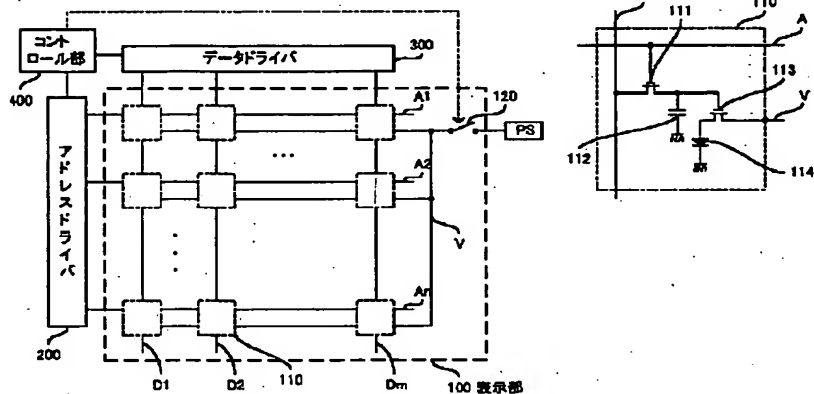
pan Patent Office is not responsible for any damages caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original precisely.

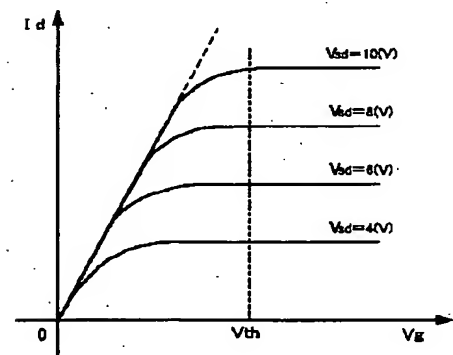
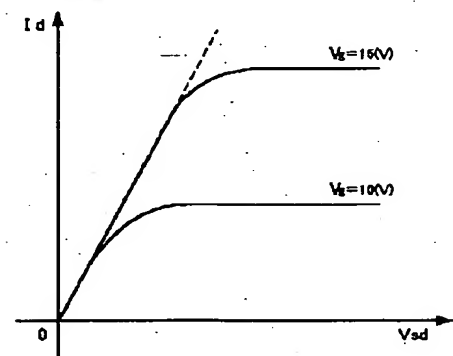
*** shows the word which can not be translated.

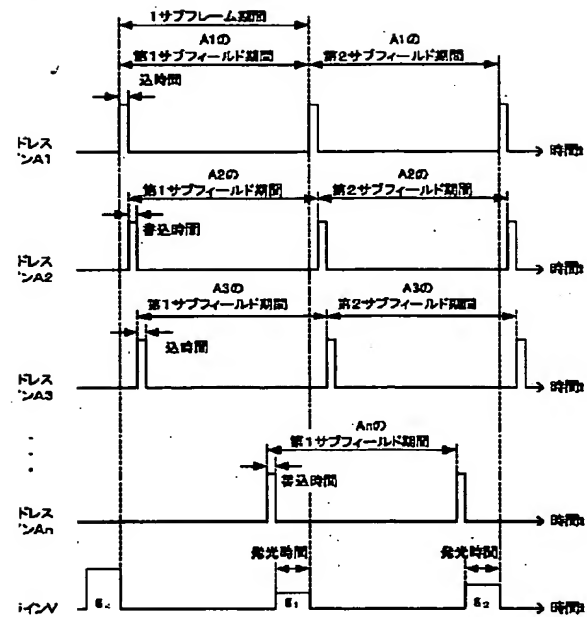
In the drawings, any words are not translated.

LAWINGS

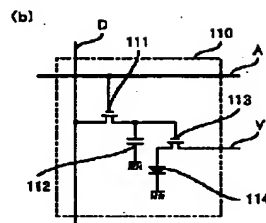
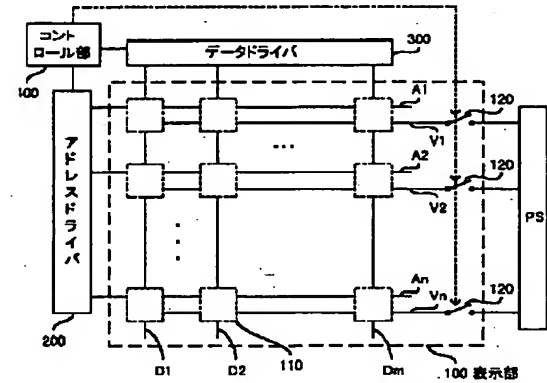
rawing 1]

rawing 2]

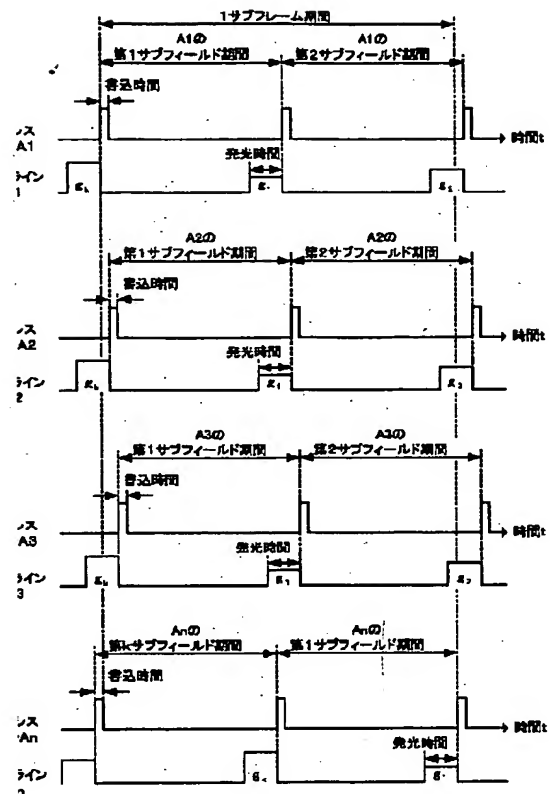
rawing 3]



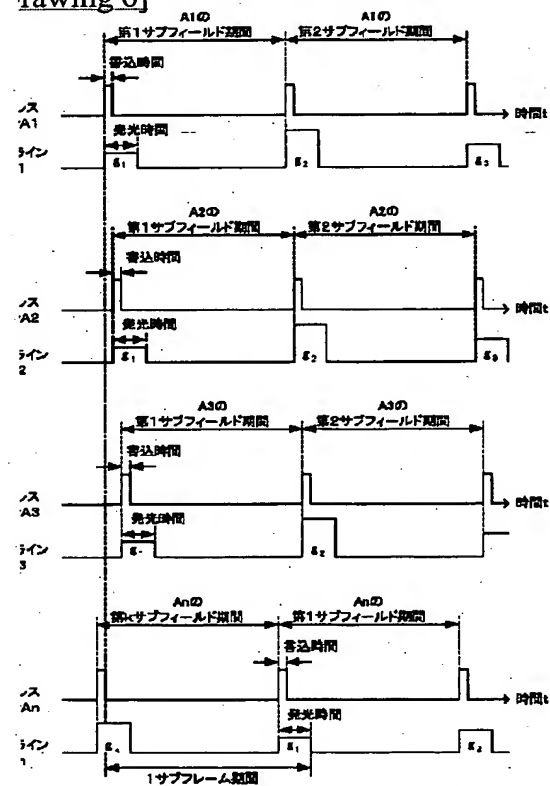
rawing 4]



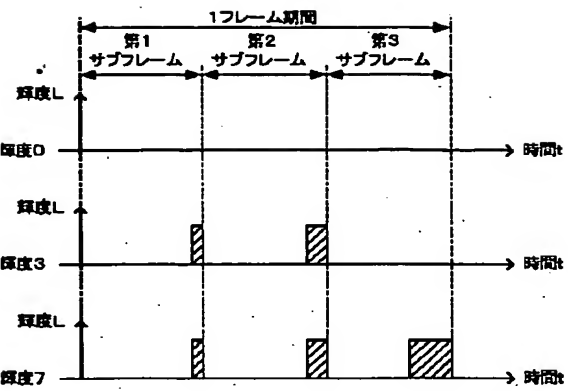
rawing 5]



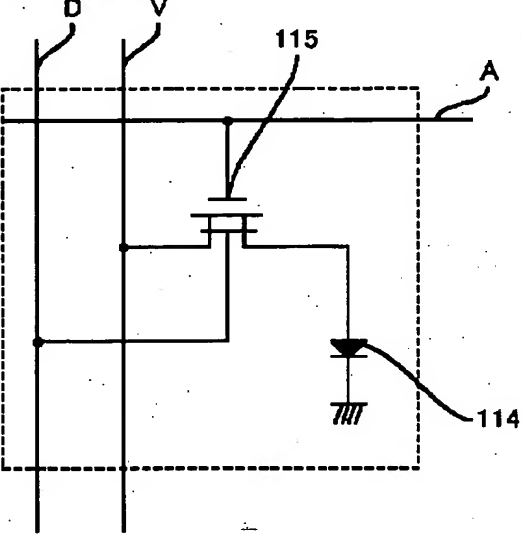
rawing 6]



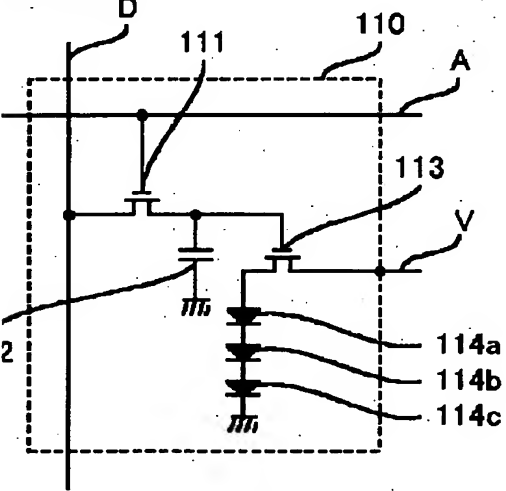
rawing 7]



rawing 8]

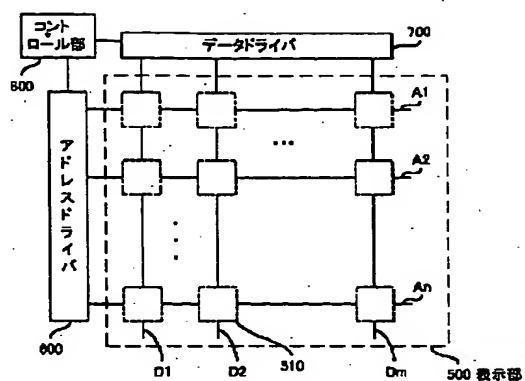
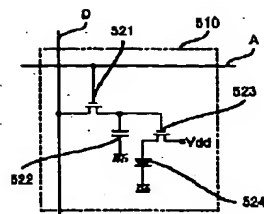


rawing 9]

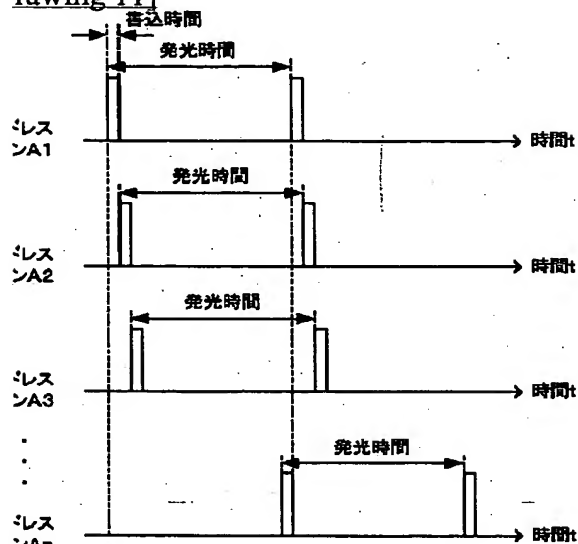


rawing 10]

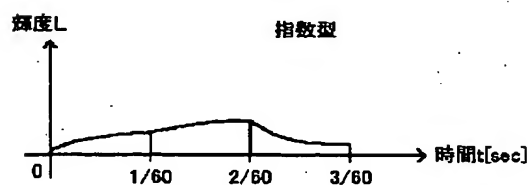
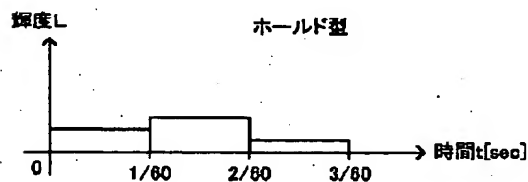
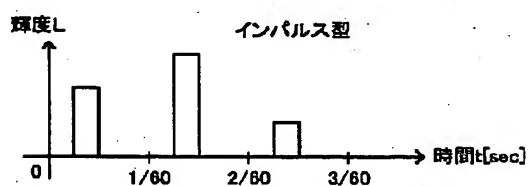
(b)



rawing 11]



rawing 12]



translation done.]